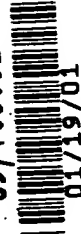


日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

2

U.S. PTO
09/765852



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

願 年 月 日
Date of Application:

2000年 1月21日

願 番 号
Application Number:

特願2000-017828

願 人
Applicant(s):

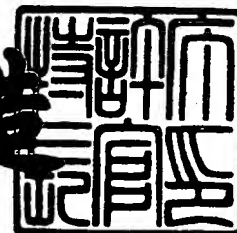
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年11月17日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 9900927602

【提出日】 平成12年 1月21日

【あて先】 特許庁長官殿

【国際特許分類】 H03M 7/00

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 佐藤 数史

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 高橋 邦明

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 ズー イーウェン

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 鈴木 輝彦

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 矢ヶ崎 陽一

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100067736

【弁理士】

【氏名又は名称】 小池 晃

【選任した代理人】

【識別番号】 100086335

【弁理士】

【氏名又は名称】 田村 榮一

【選任した代理人】

【識別番号】 100096677

【弁理士】

【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像情報変換装置及び方法

【特許請求の範囲】

【請求項 1】 直交変換処理及び動き補償処理により圧縮された、飛び越し走査の第 1 の画像圧縮情報を、上記第 1 の画像圧縮情報よりも高圧縮率となる、順次走査の第 2 の画像圧縮情報に変換して出力する画像情報変換装置において、

上記第 1 の画像圧縮情報における垂直及び水平方向共に n 次の直交変換係数のうち、低域の m ($m < n$) 次の直交変換係数のみを用いた復号処理を行って、上記第 1 の画像圧縮情報の復号処理を行う第 1 の画像情報復号化手段と、

上記第 1 の画像情報復号手段から出力された飛び越し走査の情報を順次走査の情報に変換する走査変換手段と、

上記走査変換後の情報から第 2 の画像圧縮情報を生成する第 2 の画像情報符号化手段とを有する

ことを特徴とする画像情報変換装置。

【請求項 2】 上記第 1 の画像圧縮情報は、垂直及び水平方向ともに 8 次の離散コサイン変換係数からなる M P E G 2 画像圧縮情報であり、

上記第 1 の画像情報復号化手段は、上記垂直及び水平方向共に 8 次の離散コサイン変換係数のうち、低域の 4 次係数の情報のみを用いた M P E G 2 復号処理を行う M P E G 2 画像情報復号化手段であり、

上記第 2 の画像情報符号化手段は、上記走査変換後の情報から M P E G 4 画像圧縮情報を生成する M P E G 4 画像情報符号化手段であることを特徴とする請求項 1 記載の画像情報変換装置。

【請求項 3】 上記飛び越し走査の M P E G 2 画像圧縮情報における各フレームの符号化タイプを判別し、当該判別結果の基づいて、画像内符号化画像／前方予測符号化画像に関する情報のみ出力し、両方向予測符号化画像に関する情報を破棄することによってフレームレートの変換を行うピクチャタイプ判別手段を設け、

当該ピクチャタイプ判別手段の出力を上記 M P E G 2 画像情報復号化手段に入力することを特徴とする請求項 2 記載の画像情報変換装置。

【請求項 4】 上記 M P E G 2 画像情報復号化手段は、画像内符号化画像／前方予測符号化画像のみの復号処理を行う機能を有することを特徴とする請求項 3 記載の画像情報変換装置。

【請求項 5】 上記 M P E G 2 画像情報復号化手段は可変長復号化手段を備え、当該可変長復号化手段は、入力となる M P E G 2 画像圧縮情報のマクロブロックがフィールド離散コサイン変換モードであるかフレーム離散コサイン変換モードであるかに応じて、後段の逆離散コサイン変換時に必要とされる離散コサイン変換係数のみを可変長復号することを特徴とする請求項 2 記載の画像情報変換装置。

【請求項 6】 上記 M P E G 2 画像情報復号化手段は、フィールド離散コサイン変換モードに対応する縮小逆離散コサイン変換手段を備え、当該フィールド離散コサイン変換モードに対応する縮小逆離散コサイン変換手段は、垂直及び水平方向ともに、8 次の離散コサイン変換係数のうち低域 4 次係数のみを取り出し、当該低域 4 次係数に 4 次の逆離散コサイン変換を施すことを特徴とする請求項 2 記載の画像情報変換装置。

【請求項 7】 上記水平方向、垂直方向ともに、所定の高速アルゴリズムに基づく手法により逆離散コサイン変換を実行することを特徴とする請求項 6 記載の画像情報変換装置。

【請求項 8】 上記 M P E G 2 画像情報復号化手段は、フレーム離散コサイン変換モードに対応する縮小逆離散コサイン変換手段を備え、当該フレーム離散コサイン変換モードに対応する縮小逆離散コサイン変換手段は、水平方向については上記 8 次の離散コサイン変換係数のうち低域 4 次係数のみを取り出し、当該低域 4 次係数に 4 次の逆離散コサイン変換を施し、垂直方向についてはフィールド分離型の縮小逆離散コサイン変換を施すことを特徴とする請求項 2 記載の画像情報変換装置。

【請求項 9】 上記水平方向、垂直方向ともに、所定の高速アルゴリズムに基づく手法により逆離散コサイン変換を実行することを特徴とする請求項 8 記載の画像情報変換装置。

【請求項 1 0】 上記フレーム離散コサイン変換モードに対応する縮小逆離散コサイン変換手段は、上記フィールド分離型の縮小逆離散コサイン変換を行う際の入力となる 4×8 次の離散コサイン変換係数のうち、 $4 \times 4 + 4 \times 2$ 次の係数のみを用い、残りを 0 として逆離散コサイン変換を行うことを特徴とする請求項 8 記載の画像情報変換装置。

【請求項 1 1】 M P E G 2 画像情報復号化手段は、動き補償手段を備え、当該動き補償手段は、水平及び垂直方向ともに、入力となる M P E G 2 画像圧縮情報中の動きベクトルの値に応じて $1/4$ 画素精度の補間処理を行うことを特徴とする請求項 2 記載の画像情報変換装置。

【請求項 1 2】 上記動き補償手段は、水平方向の補間処理として、先ず 2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間を行い、次に線形内挿により $1/4$ 画素精度の補間を行うことを特徴とする請求項 1 1 記載の画像情報変換装置。

【請求項 1 3】 上記動き補償手段は、入力となる M P E G 2 画像圧縮情報中のマクロブロックがフィールド予測モードのとき、垂直方向の補間処理として、先ず 2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間をフィールド内で行い、次に線形内挿により $1/4$ 画素精度の補間をフィールド内で行うことを特徴とする請求項 1 1 記載の画像情報変換装置。

【請求項 1 4】 上記動き補償手段は、入力となる M P E G 2 画像圧縮情報中のマクロブロックがフレーム予測モードのとき、垂直方向の補間処理として、先ず 2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間をフィールド内で行い、次に線形内挿により $1/4$ 画素精度の補間をフィールド間で行うことを特徴とする請求項 1 1 記載の画像情報変換装置。

【請求項 1 5】 上記動き補償手段は、上記 2 倍補間のデジタルフィルタとしてハーフバンドフィルタを用いることを特徴とする請求項 1 1 記載の画像情報変換装置。

【請求項 1 6】 上記 M P E G 2 画像情報復号化手段は画素値を格納する格納手段を有し、

上記動き補償手段は、一連の補間処理と等価な係数を予め算出しておき、入力

となるMPEG2画像圧縮情報における動きベクトルの値に応じ、上記格納手段より取り出された画素値に当該係数を用いた動き補償処理を施すことを特徴とする請求項11記載の画像情報変換装置。

【請求項17】 上記動き補償手段は、2倍補間を行うために画枠の外に存在する画素値が必要となるとき、ミラー処理若しくはホールド処理によって、フィルタのタップ数に応じた必要な分の画素値を仮想的に作り出して動き補償処理を行うことを特徴とする請求項11記載の画像情報変換装置。

【請求項18】 上記動く補償手段は、垂直方向のミラー処理若しくはホールド処理をフィールド単位で行うことを特徴とする請求項17記載の画像情報変換装置。

【請求項19】 上記走査変換手段は、MPEG2画像情報復号化手段の出力となる飛び越し走査の画像情報のうち、第一フィールド若しくは第二フィールドのどちらか一方を保存してもう一方を廃棄し、残された画素値を2倍にアップサンプリングすることで、飛び越し走査から順次走査への変換を行うことを特徴とする請求項2記載の画像情報変換装置。

【請求項20】 上記MPEG4画像情報符号化手段は、画像内符号化画像／前方予測符号化画像のオブジェクトを囲む1つまたは複数のマクロブロックから構成される領域のみを符号化する機能を有することを特徴とする請求項2記載の画像情報変換装置。

【請求項21】 入力となるMPEG2画像圧縮情報内の動きベクトル情報を元に、走査変換後の画素データに対応した動きベクトル値を合成する動きベクトル合成手段を備えることを特徴とする請求項2記載の画像情報変換装置。

【請求項22】 上記動きベクトル合成手段において生成された動きベクトル値を元に高精度の動きベクトル検出を行う動きベクトル検出手段を備えることを特徴とする請求項21記載の画像情報変換装置。

【請求項23】 直交変換処理及び動き補償処理により圧縮された、飛び越し走査の第1の画像圧縮情報を、上記第1の画像圧縮情報よりも高圧縮率となる、順次走査の第2の画像圧縮情報に変換して出力する画像情報変換方法において、
上記第1の画像圧縮情報における垂直及び水平方向共に n 次の直交変換係数の

うち、低域の m ($m < n$) 次の直交変換係数のみを用いた復号処理を行って、上記第 1 の画像圧縮情報の復号処理を行い、

上記第 1 の画像情報の復号処理後の飛び越し走査の情報を順次走査の情報に変換し、

上記走査変換後の情報から第 2 の画像圧縮情報を生成することを特徴とする画像情報変換方法。

【請求項 2 4】 上記第 1 の画像圧縮情報は、垂直及び水平方向ともに 8 次の離散コサイン変換係数からなる M P E G 2 画像圧縮情報であり、

上記第 1 の画像情報の復号処理の際には、上記垂直及び水平方向共に 8 次の離散コサイン変換係数のうち、低域の 4 次係数の情報のみを用いた M P E G 2 復号処理を行い、

上記第 2 の画像情報の符号化処理の際には、上記走査変換後の情報から M P E G 4 画像圧縮情報を生成することを特徴とする請求項 2 3 記載の画像情報変換方法。

【請求項 2 5】 上記飛び越し走査の M P E G 2 画像圧縮情報における各フレームの符号化タイプを判別し、

当該判別結果の基づいて、画像内符号化画像／前方予測符号化画像に関する情報のみ出力し、両方向予測符号化画像に関する情報を破棄することによってフレームレートの変換を行い、

当該フレームレート変換後の出力から上記 M P E G 4 画像情報を生成することを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 2 6】 上記 M P E G 2 画像情報の復号化の際には、画像内符号化画像／前方予測符号化画像のみの復号処理を行う機能を有することを特徴とする請求項 2 5 記載の画像情報変換方法。

【請求項 2 7】 上記 M P E G 2 画像情報の復号化の際の可変長復号化では、入力となる M P E G 2 画像圧縮情報のマクロブロックがフィールド離散コサイン変換モードであるかフレーム離散コサイン変換モードであるかに応じて、後段の逆離散コサイン変換時に必要とされる離散コサイン変換係数のみを可変長復号することを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 2 8】 上記 M P E G 2 画像情報の復号化の際には、フィールド離散コサイン変換モードに対応する縮小逆離散コサイン変換として、垂直及び水平方向ともに、8 次の離散コサイン変換係数のうち低域 4 次係数のみを取り出し、当該低域 4 次係数に 4 次の逆離散コサイン変換を施すことを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 2 9】 上記水平方向、垂直方向ともに、所定の高速アルゴリズムに基づく手法により逆離散コサイン変換を実行することを特徴とする請求項 2 8 記載の画像情報変換方法。

【請求項 3 0】 上記 M P E G 2 画像情報の復号化の際には、フレーム離散コサイン変換モードに対応する縮小逆離散コサイン変換として、水平方向については上記 8 次の離散コサイン変換係数のうち低域 4 次係数のみを取り出し、当該低域 4 次係数に 4 次の逆離散コサイン変換を施し、垂直方向についてはフィールド分離型の縮小逆離散コサイン変換を施すことを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 3 1】 上記水平方向、垂直方向ともに、所定の高速アルゴリズムに基づく手法により逆離散コサイン変換を実行することを特徴とする請求項 3 0 記載の画像情報変換方法。

【請求項 3 2】 上記フレーム離散コサイン変換モードに対応する縮小逆離散コサイン変換の際には、入力となる 4×8 次の離散コサイン変換係数のうち、 $4 \times 4 + 4 \times 2$ 次の係数のみを用い、残りを 0 として逆離散コサイン変換を行うことを特徴とする請求項 3 0 記載の画像情報変換方法。

【請求項 3 3】 M P E G 2 画像情報の復号化の際の動き補償では、水平及び垂直方向ともに、入力となる M P E G 2 画像圧縮情報中の動きベクトルの値に応じて $1/4$ 画素精度の補間処理を行うことを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 3 4】 上記動き補償の際には、水平方向の補間処理として、先ず 2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間を行い、次に線形内挿により $1/4$ 画素精度の補間を行うことを特徴とする請求項 3 3 記載の画像情報変換方法。

【請求項 3 5】 上記動き補償の際には、入力となる M P E G 2 画像圧縮情報中のマクロブロックがフィールド予測モードのとき、垂直方向の補間処理として、先ず 2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間をフィールド内で行い、次に線形内挿により $1/4$ 画素精度の補間をフィールド内で行うことを特徴とする請求項 3 3 記載の画像情報変換方法。

【請求項 3 6】 上記動き補償の際には、入力となる M P E G 2 画像圧縮情報中のマクロブロックがフレーム予測モードのとき、垂直方向の補間処理として、先ず 2 倍補間のデジタルフィルタを用いて $1/2$ 画素精度の補間をフィールド内で行い、次に線形内挿により $1/4$ 画素精度の補間をフィールド間で行うことを特徴とする請求項 3 3 記載の画像情報変換方法。

【請求項 3 7】 上記動き補償の際には、上記 2 倍補間のデジタルフィルタとしてハーフバンドフィルタによる補間を行うことを特徴とする請求項 3 3 記載の画像情報変換方法。

【請求項 3 8】 上記 M P E G 2 画像圧縮情報の復号処理では画像値を格納し

上記動き補償の際には、一連の補間処理と等価な係数を予め算出しておき、入力となる M P E G 2 画像圧縮情報における動きベクトルの値に応じ、上記格納した画素値に当該係数を用いた動き補償処理を施すことを特徴とする請求項 3 3 記載の画像情報変換方法。

【請求項 3 9】 上記動き補償の際に、2 倍補間を行うために画枠の外に存在する画素値が必要となるとき、ミラー処理若しくはホールド処理によって、フィルタのタップ数に応じた必要な分の画素値を仮想的に作り出して動き補償処理を行うことを特徴とする請求項 3 3 記載の画像情報変換方法。

【請求項 4 0】 上記動き補償の際には、垂直方向のミラー処理若しくはホールド処理をフィールド単位で行うことを特徴とする請求項 3 9 記載の画像情報変換方法。

【請求項 4 1】 上記走査変換の際には、M P E G 2 画像情報の復号化後の出力となる飛び越し走査の画像情報のうち、第一フィールド若しくは第二フィールドのどちらか一方を保存してもう一方を廃棄し、残された画素値を 2 倍にアップ

サンプリングすることで、飛び越し走査から順次走査への変換を行うことを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 4 2】 上記 M P E G 4 画像情報の符号化の際には、画像内符号化画像／前方予測符号化画像のオブジェクトを囲む 1 つまたは複数のマクロブロックから構成される領域のみを符号化する機能を有することを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 4 3】 入力となる M P E G 2 画像圧縮情報内の動きベクトル情報を元に、走査変換後の画素データに対応した動きベクトル値を合成することを特徴とする請求項 2 4 記載の画像情報変換方法。

【請求項 4 4】 上記合成された動きベクトル値を元に高精度の動きベクトル検出を行うことを特徴とする請求項 4 3 記載の画像情報変換方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、M P E G (Moving Picture image coding Experts Group) などのように、離散コサイン変換等の直交変換と動き補償によって圧縮された画像情報（ビットストリーム）を、衛星放送、ケーブルテレビジョン（TV）、インターネットなどのネットワークメディアを介して受信する際、若しくは光、磁気ディスクのような記憶メディア上で処理する際に好適な画像情報変換装置及び方法に関する。

【 0 0 0 2 】

【従来の技術】

近年、画像情報をデジタル情報として取り扱い、その際に、効率の高い情報の伝送、蓄積を目的とし、画像情報特有の冗長性を利用して、離散コサイン変換等の直交変換と動き補償により当該画像情報を圧縮する M P E G 方式に準拠した装置が、放送局などの情報配信、及び一般家庭における情報受信の双方において普及しつつある。

【 0 0 0 3 】

特に、M P E G 2 (I S O / I E C 1 3 8 1 8 - 2) は、汎用画像符号化方

式として定義されており、飛び越し走査画像及び順次走査画像の双方、並びに標準解像度画像及び高精細画像を網羅する標準として、プロフェッショナル用途及びコンシューマー用途の広範なアプリケーションに今後とも用いられるものと予想される。このMPEG2圧縮方式を用いることにより、例えば720×480画素を持つ標準解像度の飛び越し走査画像であれば4～8Mbps、1920×1088画素を持つ高解像度の飛び越し走査画像であれば18～22Mbpsの符号量（ビットレート）を割り当てることで、高い圧縮率と良好な画質の実現が可能である。

【0004】

今後広く普及するであろうと思われるデジタル放送においても、このような圧縮方式によって画像情報が伝送されることになるが、その規格には、標準解像度の画像及び高解像度の画像が存在し、このため受信機においてはこれら両方を復号することの出来る機能を持つことが望まれる。特に、標準解像度画像と高解像度画像との共存を図りつつ、安価な受信機を構築するためには、高解像度画像情報について、画質劣化を最小限に抑えながら何らかの形で情報を間引いくような処理が必要となる。かかる問題は、デジタル放送などの伝送メディアにおいてのみならず、光ディスクやフラッシュメモリ等の蓄積メディアにおいても生じるものであると考えられる。

【0005】

このような問題を解決するために、本件出願人は、先に、図4に示すような画像情報復号化装置を提案している。この図4に示す装置の符号バッファ101、圧縮情報解析部102、可変長復号化部103、逆量子化部104、動き補償部108、109、ビデオメモリ110、加算器107等の基本的な動作原理は、通常のMPEG復号化装置のそれと同等である。

【0006】

図4において、入力画像圧縮情報は、符号バッファ101を介して圧縮情報解析部102に入力する。当該圧縮情報解析部102では、入力画像圧縮情報から、伸長に必要な情報の解析を行い、その解析により得られた情報と共に画像圧縮情報を可変長復号化部103に送る。可変長復号化部103では、符号化時の可

変長符号化処理に対応する可変長復号化処理を行う。但し、この例の可変長復号化部 1 0 3 においては、マクロブロックの D C T モードがフィールド D C T モードであるか或いはフレーム D C T モードであるかに応じて、後段の縮小逆離散コサイン変換部 (4 × 4) 1 0 5 若しくは縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 において必要な係数のみを復号化し、あとは E O B (End Of Block) が検出されるまで処理を行わないということも考えられる。図 5 には、入力となる M P E G 2 画像圧縮情報 (ビットストリーム) がジグザグスキャンである場合の、フィールド D C T モード (図 5 の (A)) と、フレーム D C T モード (図 5 の (B)) に対する可変長復号化部 1 0 3 における動作原理を表しており、図 6 には、入力となる M P E G 2 画像圧縮情報 (ビットストリーム) がオルタネートスキャンである場合の、フィールド D C T モード (図 6 の (A)) と、フレーム D C T モード (図 6 の (B)) に対する可変長復号化部 1 0 3 における動作原理を表している。なお、図 5、図 6 中の数字はスキャンの順番を表している。この可変長復号化部 1 0 3 での可変長復号化処理により得られたデータは、逆量子化部 1 0 4 で逆量子化処理された後、縮小逆離散コサイン変換部 (4 × 4) 1 0 5 と縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 に送られる。

【 0 0 0 7 】

上記逆量子化部 1 0 4 での逆量子化処理により得られた離散コサイン変換係数は、マクロブロックの D C T モードがフィールド D C T モードであるか或いはフレーム D C T モードであるかに応じて、縮小逆離散コサイン変換部 (4 × 4) 1 0 5 若しくは縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 によって逆離散コサイン変換処理が施される。

【 0 0 0 8 】

ここで、マクロブロックがイントラマクロブロックの場合、縮小逆離散コサイン変換後のデータは、加算器 1 0 7 を介してビデオメモリ 1 1 0 にそのまま格納される。一方、インターマクロブロックの場合は、動き補償モードがフィールド予測モードであるかフレーム予測モードであるかによって、動き補償部 (フィールド予測) 1 0 8 若しくは動き補償部 (フレーム予測) 1 0 9 がビデオメモリ 1 1 0 内の参照データを元にして、水平方向、垂直方向ともに 1 / 4 画素精度の補

間処理を施し、これによって生成される予測画素データと、逆離散コサイン変換後の画素データとが、加算器 1 0 7 によって合成されてビデオメモリ 1 1 0 に送られる。このビデオメモリ 1 1 0 に格納された画素値は、上位レイヤの画素に対応して、図 7 の (A) 及び (B) に示すように、第一、第二のフィールド間の位相ずれを含んでいる。なお、図 7 中の丸印は画素を示す。

【 0 0 0 9 】

上記ビデオメモリ 1 1 0 に蓄積された画素値は、画枠変換部 1 1 1 によって後段の図示しない表示装置に適した画枠サイズに変換される。当該画枠変換部 1 1 1 からの画像信号が、図 4 の画像情報復号化装置の出力復号化画像信号となる。

【 0 0 1 0 】

次に、縮小逆離散コサイン変換部 (4×4) 1 0 5 と縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 における動作原理について説明する。

【 0 0 1 1 】

縮小逆離散コサイン変換部 (4×4) 1 0 5 の動作原理に関しては、水平、垂直成分ともに、8 次の離散コサイン変換係数のうち、低域 4 次係数を取り出し、これに 4 次の逆離散コサイン変換を施す。

【 0 0 1 2 】

これに対して、縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 では、以下のような処理が行われる。

【 0 0 1 3 】

図 8 には、縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 における処理の流れを示す。

【 0 0 1 4 】

この図 8 において、縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 では、入力となる画像圧縮情報 (ビットストリーム) 中の離散コサイン変換係数 $y_1 \sim y_8$ に対して、先ず 8×8 の逆離散コサイン変換 (IDCT) 処理を施し、 $x_1 \sim x_8$ の復号化されたデータを得る。次に、縮小逆離散コサイン変換部 (フィールド分離) 1 0 6 は、これら復号化されたデータ $x_1 \sim x_8$ を、 x_1, x_3, x_5, x_7 の第一フィールドのデータと x_2, x_4, x_6, x_8 の第二フィールドのデータ

に分離する。次に、縮小逆離散コサイン変換部（フィールド分離）106は、当該分離されたそれぞれのデータ列に 4×4 の離散コサイン変換（DCT）処理を施し、離散コサイン変換係数 z_1, z_3, z_5, z_7 及び z_2, z_4, z_6, z_8 を得る。次に、縮小逆離散コサイン変換部（フィールド分離）106は、こうして得られたそれぞれのフィールドに対する係数のうち、低域成分のみに 2×2 の逆離散コサイン変換を施すことで、 x'_1, x'_3 及び x'_2, x'_4 の、縮小された画素値を得る。その後、これらの値を再びフレーム合成することによって出力値 x'_1, x'_2, x'_3, x'_4 を得る。なお、実際の処理はこれら一連の処理と等価な行列演算を、離散コサイン変換係数 $y_1 \sim y_8$ に対して施すことにより、直接画素値 $x'_1 \sim x'_4$ を得る。加法定理を用いて展開計算することにより得られるこの行列 $[FS^I]$ は下記式（1）の通りである。

【0015】

【数1】

$$[FS^I] = \frac{1}{\sqrt{2}} \begin{bmatrix} A & B & D & -E & F & G & H & I \\ A & -C & -D & E & -F & -G & -H & -J \\ A & C & -D & -E & -F & G & -H & J \\ A & -B & D & E & F & -G & H & -I \end{bmatrix} \dots (1)$$

【0016】

但し、式（1）中の $A \sim J$ は、下記式にて表される。

【0017】

【数2】

$$\begin{aligned}
 A &= \frac{1}{\sqrt{2}} \\
 B &= \frac{\cos\left(\frac{\pi}{16}\right) + \cos\left(\frac{3\pi}{16}\right) + 3\cos\left(\frac{5\pi}{16}\right) - \cos\left(\frac{7\pi}{16}\right)}{4} \\
 C &= \frac{\cos\left(\frac{\pi}{16}\right) - 3\cos\left(\frac{3\pi}{16}\right) - \cos\left(\frac{5\pi}{16}\right) - \cos\left(\frac{7\pi}{16}\right)}{4} \\
 D &= \frac{1}{4} \\
 E &= \frac{\cos\left(\frac{\pi}{16}\right) - \cos\left(\frac{3\pi}{16}\right) - \cos\left(\frac{5\pi}{16}\right) - \cos\left(\frac{7\pi}{16}\right)}{4} \\
 F &= \frac{\cos\left(\frac{\pi}{8}\right) + \cos\left(\frac{3\pi}{8}\right)}{2} \\
 G &= \frac{\cos\left(\frac{\pi}{16}\right) - \cos\left(\frac{3\pi}{16}\right) + \cos\left(\frac{5\pi}{16}\right) + \cos\left(\frac{7\pi}{16}\right)}{4} \\
 H &= \frac{1}{4} + \frac{1}{2\sqrt{2}} \\
 I &= \frac{\cos\left(\frac{\pi}{16}\right) - \cos\left(\frac{3\pi}{16}\right) + 3\cos\left(\frac{5\pi}{16}\right) + \cos\left(\frac{7\pi}{16}\right)}{4} \\
 J &= \frac{\cos\left(\frac{\pi}{16}\right) + 3\cos\left(\frac{3\pi}{16}\right) - \cos\left(\frac{5\pi}{16}\right) - \cos\left(\frac{7\pi}{16}\right)}{4}
 \end{aligned}$$

【0018】

縮小逆離散コサイン変換部（4×4）105及び縮小逆離散コサイン変換部（フィールド分離）106に関しては、例えば以下に説明するような高速アルゴリズムによる実現が可能である。当該高速アルゴリズムとして、例えばWangのアルゴリズム（参考文献：Zhong de Wang., "Fast Algorithms for the Discrete W Transform and for the Discrete Fourier Transform", IEEE Tr. ASSP-32, No.4, pp.803-816, Aug. 1984）を挙げることができる。

【0019】

すなわち、縮小逆離散コサイン変換部（4×4）105における4×4の縮小

逆離散コサイン変換を表す行列は、上記Wangのアルゴリズムを用いて以下の式(2)のように分解される。

【0020】

【数3】

$$[C_4^{\text{II}}]^{-1} = \begin{bmatrix} 1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 \\ 0 & 1 & -1 & 0 \\ 1 & 0 & 0 & -1 \end{bmatrix} \cdot \begin{bmatrix} [C_2^{\text{III}}] \\ [\overline{C}_2^{\text{III}}] \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 \end{bmatrix} \cdots (2)$$

【0021】

但し、式(2)中の行列 $[C_2^{\text{III}}]$ は、下記式にて表される。

【0022】

【数4】

$$[C_2^{\text{III}}] = [C_2^{\text{II}}]^T = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}$$

【0023】

【数5】

$$[\overline{C}_2^{\text{III}}] = \begin{bmatrix} -C_{\frac{1}{8}} & C_{\frac{3}{8}} \\ C_{\frac{3}{8}} & C_{\frac{1}{8}} \end{bmatrix} = \begin{bmatrix} 1 & 0 & -1 \\ 0 & 1 & 1 \end{bmatrix} \cdot \begin{bmatrix} -C_{\frac{1}{8}} + C_{\frac{3}{8}} & 0 & 0 \\ 0 & C_{\frac{1}{8}} + C_{\frac{3}{8}} & 0 \\ 0 & 0 & C_{\frac{3}{8}} \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ 0 & 1 \\ 1 & -1 \end{bmatrix}$$

【 0 0 2 4 】

なお、これら式において、 $C_r = \cos(r\pi)$ である。

【 0 0 2 5 】

また、図 9 には、上記 W a n g のアルゴリズムに基づいて、縮小逆離散コサイン変換部 (4 × 4) 1 0 5 における 4 × 4 の逆離散コサイン変換を実現する場合の構成を示す。

【 0 0 2 6 】

この図 9 において、低域 4 次係数 $F(0) \sim F(3)$ のうち、加算器 1 2 1 では係数 $F(0)$ と $F(2)$ を加算し、また、加算器 1 2 2 では係数 $F(0)$ に反転した係数 $F(2)$ を加算することによる減算が行われる。加算器 1 2 1 の出力は乗算器 1 2 3 により係数 A ($A = 1/\sqrt{2}$) が乗算された後、加算器 1 3 3 と 1 3 4 に送られる。また、加算器 1 2 2 の出力は乗算器 1 2 4 により係数 A が乗算された後、加算器 1 3 1 と 1 3 2 に送られる。

【 0 0 2 7 】

一方、加算器 1 2 5 では、係数 $F(3)$ に反転した係数 $F(1)$ を加算することによる減算が行われ、当該加算器 1 2 5 の出力は乗算器 1 2 8 にて係数 D ($D = C_{3/8}$) が乗算された後、加算器 1 3 0 に送られると共に、反転されて加算器 1 2 9 に送られる。

【 0 0 2 8 】

また、係数 $F(3)$ は、乗算器 1 2 6 により係数 B ($B = -C_{1/8} + C_{3/8}$) が乗算された後、加算器 1 2 9 に送られ、係数 $F(1)$ は、乗算器 1 2 7 により係数 C ($C = C_{1/8} + C_{3/8}$) が乗算された後、加算器 1 3 0 に送られる。

【 0 0 2 9 】

加算器 1 2 9 では、乗算器 1 2 6 の出力に乗算器 1 2 8 の反転した出力を加算することによる減算が行われ、加算器 1 3 0 では、乗算器 1 2 7 の出力と乗算器 1 2 8 の出力とが加算される。加算器 1 2 9 の出力は加算器 1 3 1 に送られると共に反転して加算器 1 3 2 に送られる。また、加算器 1 3 0 の出力は、加算器 1 3 3 に送られると共に反転して加算器 1 3 4 に送られる。

【 0 0 3 0 】

加算器 1 3 1 では、乗算器 1 2 4 の出力と加算器 1 2 9 の出力を加算し、加算器 1 3 2 では、乗算器 1 2 4 の出力と加算器 1 2 9 の反転出力とが加算されることによる減算が行われる。また、加算器 1 3 3 では、乗算器 1 2 3 の出力と加算器 1 3 0 の出力を加算し、加算器 1 3 4 では、乗算器 1 2 3 の出力と加算器 1 3 0 の反転出力とが加算されることによる減算が行われる。

【 0 0 3 1 】

加算器 1 3 3 の出力は 4 次の逆離散コサイン変換後の係数 $f(0)$ となり、同様に、加算器 1 3 1 の出力は係数 $f(1)$ 、加算器 1 3 2 の出力は係数 $f(2)$ 、加算器 1 3 4 の出力は係数 $f(3)$ となる。

【 0 0 3 2 】

以上のように、図 9 に示した構成によれば、加算器 9 個、乗算器 5 個によって 4×4 の逆離散コサイン変換を実現している。なお、 $C_{3/8}$ は下記式などにて表される。

【 0 0 3 3 】

$$C_{3/8} = \cos(3\pi/8)$$

また、縮小逆離散コサイン変換部（フィールド分離）106 におけるフィールド分離型縮小逆離散コサイン変換を表す行列は、上記 Wang のアルゴリズムを用いて以下の式（3）のように分解される。なお、式（3）中の各乗算器における $A \sim J$ は前記式（1）と同様である。

【 0 0 3 4 】

【数 6】

$$[FS^T] = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 1 & 0 & -1 & 0 \\ 0 & 1 & 0 & -1 \end{bmatrix} \cdot \begin{bmatrix} [M_1] \\ [M_2] \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \cdots (3)$$

【 0 0 3 5 】

但し、式 (3) 中の行列 $[M_1]$, $[M_2]$ は、下記式にて表される。

【 0 0 3 6 】

【数 7】

$$[M_1] = \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 \end{bmatrix} \cdot \begin{bmatrix} A & 0 & 0 & 0 \\ 0 & D & 0 & 0 \\ 0 & 0 & F & 0 \\ 0 & 0 & 0 & H \end{bmatrix}$$

【 0 0 3 7 】

【数 8】

$$[M_2] = \begin{bmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} -1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} E & 0 & 0 & 0 \\ 0 & G & 0 & 0 \\ 0 & 0 & B & 0 \\ 0 & 0 & C & 0 \\ 0 & 0 & 0 & I \\ 0 & 0 & 0 & J \end{bmatrix}$$

【 0 0 3 8 】

また、図 10 には、上記 Wang のアルゴリズムに基づいて、縮小逆離散コサイン変換部 (フィールド分離) 106 におけるフィールド分離型の逆離散コサイン変換を実現する場合の構成を示す。

【 0 0 3 9 】

この図 10 において、8 次係数 $F(0) \sim F(7)$ のうち、乗算器 141 では式 (1) で説明した係数 A を係数 $F(0)$ に乗算し、乗算器 142 では式 (1) で説明した係数 D を係数 $F(2)$ に乗算し、乗算器 143 では式 (1) で説明した係数 F を係数 $F(4)$ に乗算し、乗算器 144 では式 (1) で説明した係数 H を係数 $F(6)$ に乗算し、乗算器 145 では式 (1) で説明した係数 E を係数 $F(3)$ に乗算し、乗算器 146 では式 (1) で説明した係数 G を係数 $F(5)$ に

乗算し、乗算器 147 では式 (1) で説明した係数 B を係数 F (1) に乗算し、乗算器 148 では式 (1) で説明した係数 C を係数 F (1) に乗算し、乗算器 149 では式 (1) で説明した係数 I を係数 F (7) に乗算し、乗算器 150 では式 (1) で説明した係数 J を係数 F (7) に乗算する。

【0040】

乗算器 141 の出力は加算器 156 及び 157 に入力し、乗算器 142 の出力は加算器 151 に入力し、乗算器 143 の出力は加算器 151 に入力し、乗算器 144 の出力は加算器 152 に入力し、乗算器 145 の出力は加算器 153 に入力し、乗算器 146 の出力は反転して加算器 153 に入力し、乗算器 147 の出力は加算器 154 に入力し、乗算器 148 の出力は加算器 155 に入力し、乗算器 149 の出力は加算器 154 に入力し、乗算器 150 の出力は加算器 155 に入力する。

【0041】

加算器 151 は乗算器 142 の出力と 143 の出力とを加算し、加算器 152 は加算器 151 の出力と乗算器 144 の出力とを加算し、加算器 153 は乗算器 145 の出力と乗算器 146 の反転出力とを加算することによる減算を行い、加算器 154 は乗算器 147 の出力と乗算器 149 の出力とを加算し、加算器 155 は乗算器 148 の出力と乗算器 150 の出力とを加算する。

【0042】

加算器 156 は乗算器 141 の出力と加算器 152 の出力とを加算し、加算器 157 は乗算器 141 の出力と加算器 152 の反転出力とを加算し、加算器 158 は加算器 153 の出力と加算器 154 の出力とを加算し、加算器 159 は加算器 153 の出力と加算器 155 の出力とを加算する。

【0043】

加算器 160 は加算器 156 の出力と加算器 158 の出力とを加算し、加算器 161 は加算器 156 の出力と加算器 158 の反転出力とを加算し、加算器 162 は加算器 157 の出力と加算器 159 の出力とを加算し、加算器 S63 は加算器 157 の出力と加算器 159 の反転出力とを加算する。

【 0 0 4 4 】

加算器 1 6 0 の出力はフィールド分離型の逆離散コサイン変換後の係数 $f(0)$ となり、同様に、加算器 1 6 2 の出力は係数 $f(2)$ 、加算器 1 6 1 の出力は係数 $f(3)$ 、加算器 1 6 3 の出力は係数 $f(1)$ となる。

【 0 0 4 5 】

以上のように、図 1 0 に示した構成によれば、加算器 1 3 個、乗算器 1 0 個によってフィールド分離型の逆離散コサイン変換を実現している。

【 0 0 4 6 】

次に、フィールド動き補償モード及びフレーム動き補償モードに対応した動き補償装置 7 及び 8 の動作について述べる。水平方向の補間に関しては、フィールド動き補償モード、フレーム動き補償モードの場合ともに、まず、 $1/2$ 精度相当の画素を、ハーフバンドフィルタの様な 2 倍補間のフィルタによって作り出し、その作り出された画素を元に $1/4$ 精度相当の画素を線形補間によって作り出す。その際、ハーフバンドフィルタを用い（ことで、フレームメモリから取り出された画素と同じ位相の画素値を予測値として出力する場合、タップ数に応じた積和演算を行う必要がないために高速な演算が可能である。また、ハーフバンドフィルタを用いることにより、補間に伴う除算をシフト演算で行うことが可能となり、更に高速な実行が可能である。もしくは、4 倍補間のフィルタリングによって、動き補償に必要な画素を直接作り出すことも考えられる。

【 0 0 4 7 】

次に、動き補償部（フィールド予測）1 0 8 及び動き補償部（フレーム予測）1 0 9 における動作原理について説明する。

【 0 0 4 8 】

これら動き補償部（フィールド予測）1 0 8 及び動き補償部（フレーム予測）1 0 9 において、水平方向の補間に関しては、フィールド動き補償モード、フレーム動き補償モードの場合ともに、まず、 $1/2$ 精度相当の画素をハーフバンドフィルタのような 2 倍補間のフィルタによって作り出し、その作り出された画素を元に $1/4$ 精度相当の画素を線形補間によって作り出す。その際、ハーフバンドフィルタを用いることで、ビデオメモリ 1 1 0 から取り出された画素と同じ位

相の画素値を予測画として出力する場合、タップ数に応じた積和演算を行う必要がないために高速な演算が可能である。また、ハーフバンドフィルタを用いることにより、補間に伴う除算をシフト演算で行うことが可能となり、更に高速な実行が可能である。もしくは、4倍補間のフィルタリングによって、動き補償に必要な画素を直接作り出すことも考えられる。

【0049】

図11にはフィールド動き補償モード対応の動き補償部108における垂直方向の補間の様子を示す。この図11において、動き補償部（フィールド予測）108は、先ず、入力となる画像圧縮情報（ビットストリーム）中の動きベクトルの値に応じて、図11の（A）のように、フィールド間の位相ずれを含む画素値 g_a をビデオメモリ110から取り出し、次に、図11の（B）のように、ハーフバンドフィルタ等の2倍補間フィルタを用いて、フィールド内で1/2画素精度相当の画素値 g_b を作り出す。そして、動き補償部（フィールド予測）108は、図11の（C）のように、フィールド内で線形補間を行うことによって1/4画素精度相当の画素値 g_c を作り出す。その際、ハーフバンドフィルタを用いることにより、ビデオメモリ110から取り出された画素と同じ位相の画素値を予測画として出力する場合、タップ数に応じた積和演算を行う必要がないために高速な演算が可能である。若しくは、図11の（A）の画素値 g_a を元に、4倍補間のフィルタリングによって図11の（C）の位相に相当する画素値 g_c を作り出すことも考えられる。

【0050】

図12にはフレーム動き補償モード対応の動き補償部109における垂直方向の補間の様子を示す。この図12において、動き補償部（フレーム予測）109は、先ず、入力となる画像圧縮情報（ビットストリーム）中の動きベクトルの値に応じて、図12の（A）のように、フィールド間の位相ずれを含む画素値 g_a がビデオメモリ110から取り出され、次に、図12の（B）のように、ハーフバンドフィルタ等の2倍補間フィルタを用いて、フィールド内で1/2画素精度相当の画素値 g_b が作り出される。そして、動き補償部（フレーム予測）109は、図12の（C）のように、フィールド間で線形補間を行うことによって1/

4画素精度相当の画素値 g_c を作り出す。このような補間処理を行うことにより、画質劣化の要因となる、フィールド反転及びフィールドミックスを防ぐことが出来る。また、ハーフバンドフィルタを用いることで、ビデオメモリ 110 から取り出された画素と同じ位相の画素値を予測画として出力する場合、タップ数に応じた積和演算を行う必要がないために高速な演算が可能である。

【0051】

実際の処理としては、水平、垂直方向の場合ともに、上記のような2倍補間フィルタと線形補間によって実現される2段階の補間が、一度で行われるような係数を予め用意しておき、1段階の補間であるかのように処理が行われる。また、水平、垂直方向の場合ともに、入力となる画像圧縮情報（ビットストリーム）中の動きベクトルの値に応じて、必要な画素値のみが作り出される。水平方向と垂直方向の動きベクトルの値に応じたフィルタ係数を予め用意しておき、水平方向と垂直方向の補間を一度に行うことも可能である。

【0052】

なお、2倍補間のフィルタリングを行う際、動きベクトルの値によって、ビデオメモリ 110 における画枠の外を参照する必要がある場合がある。この場合は、図13の（A）に示すように、端点を中心にして必要なタップ数だけ対称に折り返すか（以下これをミラー処理と呼ぶ）、図13の（B）に示すように、端点の画素値と同じ値の画素が必要なタップ数の分だけ画枠の外に存在するものとして取り扱う（以下これをホールド処理と呼ぶ）。垂直方向に対しては、動き補償装置（フィールド予測）108においても、動き補償装置（フレーム予測）109においても、ミラー処理若しくはホールド処理はフィールド単位で行う。

【0053】

次に、画枠変換部 111 における動作原理について説明する。

【0054】

例えば、入力となる画像圧縮情報（ビットストリーム）の画枠が 1920×1080 画素であった場合、ビデオメモリ 110 から出力される画像は 960×1080 画素ということになる。これを例えば 720×480 画素（アスペクト比 $16:9$ ）の表示装置に出力する場合、水平方向には $3/4$ 、垂直方向には $4/$

9の間引き処理が必要となる。画枠変換部111では、このような間引き処理を行うことで画枠の変換を行う。

【0055】

ここで、上述したMPEG2は、主として放送用に適合する高画質符号化を対象としていたが、MPEG1より低い符号量（ビットレート）、つまりより高い圧縮率の符号化方式には対応していなかった。一方、近年の携帯端末の普及により、今後そのような高い圧縮率の符号化方式のニーズは高まると思われ、これに対応してMPEG4符号化方式の標準化が行われた。MPEG4の画像符号化方式に関しては、1998年12月にISO/IEC 14496-2としてその規格が国際標準に承認されている。

【0056】

ところで、デジタル放送用に一度符号化されたMPEG2画像圧縮情報（ビットストリーム）を、携帯端末上などで処理するのにより適した、より低い符号量（ビットレート）のMPEG4画像圧縮情報（ビットストリーム）に変換したいというニーズがある。

【0057】

かかる目的を達成する画像情報変換装置（トランスコーダ）として、“Field-to-Frame Transcoding with Spatial and Temporal Downsampling”（Susie J. Wee, John G. Apostolopoulos, and Nick Feamster, ICIP '99）では、図14に示すような装置が提案されている。

【0058】

この図14において、入力となる飛び越し走査のMPEG2画像圧縮情報（ビットストリーム）における各フレームのデータは、まず、ピクチャタイプ判別部112に入力する。

【0059】

当該ピクチャタイプ判別部112では、各フレームの入力データがIピクチャ（画像内符号化画像）／Pピクチャ（前方予測符号化画像）に関するものか、Bピクチャ（両方向予測符号化画像）に関するものであるかを判別し、前者のときのみ、そのI／Pピクチャに関する情報を後続のMPEG2画像情報復号化部（

I/Pピクチャ) 113に出力する。

【0060】

MPEG2画像情報復号化部(I/Pピクチャ)113における処理は通常のMPEG2画像情報復号化装置と同様である。但し、Bピクチャに関するデータはピクチャタイプ判別部112において廃棄されるため、MPEG2画像情報復号化部(I/Pピクチャ)113における機能としてはI/Pピクチャのみを復号化出来ればよい。MPEG2画像情報復号化部(I/Pピクチャ)112の出力となる画素値は、間引き部114に入力される。

【0061】

当該間引き部114は、水平方向については1/2の間引き処理を施し、垂直方向については第一フィールド若しくは第二フィールドのどちらか一方のデータのみを残し、もう一方を廃棄することにより、入力となる画像情報の1/4の大きさを持つ順次走査画像を生成する。間引き部114によって生成された順次走査画像はMPEG4画像情報符号化部(I/P-VOP)115に入力する。

【0062】

当該MPEG4画像情報符号化部(I/P-VOP)115では、入力した順次走査画像の信号を符号化してMPEG4画像圧縮情報(ビットストリーム)を生成して出力する。

【0063】

その際、入力となるMPEG2画像圧縮情報(ビットストリーム)中の動きベクトル情報は、動きベクトル合成部116において間引き後の画像情報に対する動きベクトルにマッピングされ、また、動きベクトル検出部117では、動きベクトル合成部116において合成された動きベクトル値を元に高精度の動きベクトルを検出する。

【0064】

なお、MPEG4において、VOP (Video Object Plane) とは、オブジェクトを囲む1つまたは複数のマクロブロックから構成される領域を表す。このVOPの領域は、符号化される方式にしたがって、Iピクチャ、Pピクチャ、およびBピクチャのうちのいずれかに分類される。I-VOP (IピクチャのVOP)

は、動き補償を行うことなく、画像（領域）そのものが符号化（イントラ符号化）されるものである。P-VOP（PピクチャのVOP）は、基本的には、自身より時間的に前に位置する画像（IまたはP-VOP）に基づいて、前方予測符号化される。B-VOP（BピクチャのVOP）は、基本的には、自身より時間的に前と後ろに位置する2つの画像（IまたはP-VOP）に基づいて両方向予測符号化されるものである。

【0065】

【発明が解決しようとする課題】

上述の図14に示した画像情報変換装置により、MPEG2画像圧縮情報（ビットストリーム）をMPEG4画像圧縮情報（ビットストリーム）に変換できることになる。

【0066】

しかしながら、当該図14に示した画像情報変換装置では、MPEG2画像情報復号化部（I/Pピクチャ）113における演算処理量が増大し、また、画像情報を格納するビデオメモリ（110）容量が大きくなり、したがって例えば専用のLSIにて実現する際には安価な装置を構成する妨げとなり、また例えば汎用のプロセッサにて実現する際にはリアルタイムに動作する妨げとなる。

【0067】

そこで、本発明は、このような実情に鑑みてなされたものであり、例えば飛び越し走査のMPEG2画像圧縮情報（ビットストリーム）を、例えば順次走査のMPEG4画像圧縮情報（ビットストリーム）に変換することを、安価で且つリアルタイムに実現可能とする画像情報変換装置及び方法を提供することを目的とする。

【0068】

【課題を解決するための手段】

本発明の画像情報変換装置は、直交変換処理及び動き補償処理により圧縮された、飛び越し走査の第1の画像圧縮情報を、第1の画像圧縮情報よりも高圧縮率となる、順次走査の第2の画像圧縮情報に変換して出力する画像情報変換装置であり、上記第1の画像圧縮情報における垂直及び水平方向共にn次の直交変換係

数のうち、低域の m ($m < n$) 次の直交変換係数のみを用いた復号処理を行って上記第 1 の画像圧縮情報の復号処理を行う第 1 の画像情報復号化手段と、上記第 1 の画像情報復号手段から出力された飛び越し走査の情報を順次走査の情報に変換する走査変換手段と、上記走査変換後の情報から第 2 の画像圧縮情報を生成する第 2 の画像情報符号化手段とを有することにより、上述した課題を解決する。

【0069】

なお、本発明の画像情報変換装置において、上記第 1 の画像圧縮情報は垂直及び水平方向ともに 8 次の離散コサイン変換係数からなる M P E G 2 画像圧縮情報であり、上記第 1 の画像情報復号化手段は上記垂直及び水平方向共に 8 次の離散コサイン変換係数のうち、低域の 4 次係数の情報のみを用いた M P E G 2 復号処理を行う M P E G 2 画像情報復号化手段であり、上記第 2 の画像情報符号化手段は上記走査変換後の情報から M P E G 4 画像圧縮情報を生成する M P E G 4 画像情報符号化手段である。

【0070】

また、本発明の画像情報変換方法は、直交変換処理及び動き補償処理により圧縮された、飛び越し走査の第 1 の画像圧縮情報を、第 1 の画像圧縮情報よりも高圧縮率となる、順次走査の第 2 の画像圧縮情報に変換して出力する画像情報変換方法であり、上記第 1 の画像圧縮情報における垂直及び水平方向共に n 次の直交変換係数のうち、低域の m ($m < n$) 次の直交変換係数のみを用いた復号処理を行って上記第 1 の画像圧縮情報の復号処理を行い、上記第 1 の画像情報の復号処理後の飛び越し走査の情報を順次走査の情報に変換し、上記走査変換後の情報から第 2 の画像圧縮情報を生成することにより、上述した課題を解決する。

【0071】

なお、本発明の画像情報変換方法において、上記第 1 の画像圧縮情報は垂直及び水平方向ともに 8 次の離散コサイン変換係数からなる M P E G 2 画像圧縮情報であり、上記第 1 の画像情報の復号処理の際には、上記垂直及び水平方向共に 8 次の離散コサイン変換係数のうち、低域の 4 次係数の情報のみを用いた M P E G 2 復号処理を行い、上記第 2 の画像情報の符号化処理の際には、上記走査変換後の情報から M P E G 4 画像圧縮情報を生成する。

【 0 0 7 2 】

また、本発明の画像情報変換装置及び方法では、飛び越し走査のMPEG2画像圧縮情報における各フレームデータの符号化タイプを判別し、当該判別結果に基づいて、画像内符号化画像／前方予測符号化画像に関するフレームデータのみ出力し、両方向予測符号化画像に関するフレームデータを破棄することによりフレームレートの変換を行う。

【 0 0 7 3 】

すなわち、本発明によれば、入力となるMPEG2画像圧縮情報（ビットストリーム）内で、I／Pピクチャに関するものだけ残してBピクチャに関するものは廃棄することでフレームレートの変換を行い、そのフレームレート変換後のI／Pピクチャに関する情報を、水平方向及び垂直方向ともに8次のDCT係数のうち低域4次係数の情報のみを用いて部分復号を行う。その後、MPEG2画像情報復号化後の出力となる画素値のうち、第一フィールド若しくは第二フィールドのデータのみを残して残りを廃棄し、さらに、当該垂直方向に2倍補間を行うことで順次走査へ変換し、この順次走査変換後の出力をMPEG4画像圧縮情報（ビットストリーム）に符号化する。また、本発明では、MPEG2画像情報の復号化の際に検出された、入力となる画像圧縮情報（ビットストリーム）内の動きベクトル値を元に、走査変換後の画像データに対する動きベクトル値にマッピングを行い、さらに、その動きベクトル値を元に高精度の動きベクトル検出を行う。

【 0 0 7 4 】

【発明の実施の形態】

以下、本発明の好ましい実施の形態について、図面を参照しながら説明する。

【 0 0 7 5 】

図1には、本発明実施の形態の画像情報変換装置の概略構成を示す。

【 0 0 7 6 】

この図1において、入力となる飛び越し走査のMPEG2画像圧縮情報（ビットストリーム）は、先ずピクチャタイプ判別部18に入力する。

【0077】

当該ピクチャタイプ判別部18は、I/Pピクチャに関する情報については出力してMPEG2画像情報復号化部（I/Pピクチャ4×4ダウデコーダ）19へ送るが、Bピクチャに関する情報については破棄する。これにより、フレームレートの変換が行われる。

【0078】

MPEG2画像情報復号化部（I/Pピクチャ4×4ダウデコーダ）19は、図4に示した装置と同等であるが、Bピクチャに関する情報は前段のピクチャタイプ判別部18において既に破棄されているため、その機能としてはI/Pピクチャに関する情報のみの復号化処理を行えるものであれば良い。また本実施の形態の場合、MPEG2画像情報復号化部（I/Pピクチャ4×8ダウデコーダ）19は、図4に示した画像情報復号化装置のように、水平方向、垂直方向ともに低域4次係数の情報（DCT係数）のみを用いた復号化処理を行うようになっている。これにより、当該図1のMPEG2画像情報復号化部（I/Pピクチャ4×4ダウデコーダ）19で必要とされるビデオメモリの容量は、前述した図14におけるMPEG2画像情報復号化部（I/Pピクチャ）113を用いた場合の1/4で良く、また、逆離散コサイン変換に要する処理量もフィールドDCTモードの場合には1/4、フレームDCTモードの場合には1/2で良い。さらに、フレームDCTモードの際、図2に示すように、4×8次の離散コサイン変換係数の一部を0と置き換えることで、画質を殆ど劣化させることなく、演算量を削減することが可能である。

【0079】

MPEG2画像情報復号化部（I/Pピクチャ4×4ダウデコーダ）19の出力となる飛び越し走査の画素データは、走査変換部20に入力する。当該走査変換部20では、先ず、第一フィールド若しくは第二フィールドのうち一方のみを残し、もう一方を破棄し、次に、フィールド内で2倍補間を行うことで、上記飛び越し走査の画素データを順次走査の画素データへ変換して出力する。その動作原理を図3に示す。すなわちこの図3において、走査変換部20は、図3の（A）及び（B）に示すように、第一フィールド若しくは第二フィールドの各画素

g a のうち一方のみを残し、もう一方を破棄（図 3 の例では第二フィールドの画素を破棄）し、次に、図 3 の（C）に示すように、残ったフィールド（第一のフィールド）内で 2 倍補間を行って補間画素 g c を生成することで、上記飛び越し走査の画素データを順次走査の画素データへ変換して出力する。

【0080】

この順次走査の画素データは、MPEG4 画像情報符号化部（I/P-VOP）21 に入力する。当該 MPEG4 画像情報符号化部（I/P-VOP）21 では、入力した順次走査画像の信号を符号化して MPEG4 画像圧縮情報（ビットストリーム）を生成して出力する。

【0081】

また、MPEG2 画像情報復号化部（I/Pピクチャ4×4ダウンデコーダ）19において検出される、入力となる MPEG2 画像圧縮情報（ビットストリーム）中の動きベクトル情報は、動きベクトル合成部 22 に入力され、ここで走査変換後の順次走査画像における動きベクトル値にマッピングされる。さらに、動きベクトル検出部 23 においては、動きベクトル合成部 22 の出力となる走査変換後の順次走査画像における動きベクトル値を元に高精度の動き検出を行う。

【0082】

以上説明したように、本実施の形態の画像情報変換装置においては、飛び越し走査の MPEG2 画像圧縮情報について、水平方向、垂直方向共に低域の 4 次係数の情報のみを用いて復号処理し、当該復号処理後に飛び越し走査から順次走査へ変換し、その走査変換後の出力から MPEG4 画像圧縮情報を生成することにより、入力された飛び越し走査の MPEG2 画像圧縮情報（ビットストリーム）を、順次走査の MPEG4 画像圧縮情報（ビットストリーム）に変換することを、安価で且つリアルタイムに実現可能となっている。

【0083】

なお、以上の説明では、入力として MPEG2 画像圧縮情報（ビットストリーム）を例に挙げ、出力として MPEG4 画像圧縮情報（ビットストリーム）を例に挙げているが、本発明は、入力、出力ともこれらに限らず、例えば MPEG1 や H. 263 などの画像圧縮情報（ビットストリーム）であっても良く、これら

の画像情報についても変換が可能である。

【 0 0 8 4 】

【発明の効果】

以上の説明からも明らかなように、本発明においては、水平方向、垂直方向共に n 次の直交変換係数のうちの低域の m ($m < n$) 次の直交変換係数のみを用いた復号処理を行って第 1 の画像圧縮情報の復号処理を行い、その後飛び越し走査の情報を順次走査の情報に変換し、さらに第 2 の画像圧縮情報を生成することにより、例えば飛び越し走査の M P E G 2 画像圧縮情報（ビットストリーム）を、順次走査の M P E G 4 画像圧縮情報（ビットストリーム）に変換することを、より少ない演算処理量とビデオメモリ容量を用いた回路構成により安価に実現し、また、リアルタイムな画像情報変換を実現している。

【図面の簡単な説明】

【図 1】

本発明実施の形態の画像情報変換装置の概略構成を示すブロック回路図である。

【図 2】

本実施の形態の画像情報変換装置の、入力となる画像圧縮情報（ビットストリーム）のマクロブロックがフレーム D C T モードである場合の処理量削減を実現する手法例の説明に用いる図である。

【図 3】

本実施の形態の画像情報変換装置の走査変換装置における動作原理の説明に用いる図である。

【図 4】

垂直方向及び水平方向共に 4 次の低域情報のみを用いて復号処理を行うようにした、画像情報復号化装置（ 4×4 ダウンデコーダ）の構成例を示すブロック回路図である。

【図 5】

図 4 に示した装置において、入力となる M P E G 2 画像圧縮情報（ビットストリーム）がジグザグスキャンである場合の可変長復号化部における動作原理の説

明に用いる図である。

【図 6】

図 4 に示した装置において、入力となる M P E G 2 画像圧縮情報（ビットストリーム）がオルタネートスキャンである場合の可変長復号化部における動作原理の説明に用いる図である。

【図 7】

図 4 の装置のビデオメモリ内における画素の位相の説明に用いる図である。

【図 8】

図 4 の装置の縮小逆離散コサイン変換部（フィールド分離）における動作原理の説明に用いる図である。

【図 9】

図 4 の装置の縮小逆離散コサイン変換部（ 4×4 ）における動作を高速アルゴリズムを用いて実現する場合の構成例を示す図である。

【図 1 0】

図 4 の装置の縮小逆離散コサイン変換部（フィールド分離）における動作を高速アルゴリズムを用いて実現する場合の構成例を示す図である。

【図 1 1】

図 4 の装置の動き補償部（フィールド予測）における動作原理の説明に用いる図である。

【図 1 2】

図 4 の装置の動き補償部（フレーム予測）における動作原理の説明に用いる図である。

【図 1 3】

図 4 の装置の動き補償部（フィールド予測）及び動き補償部（フレーム予測）におけるミラー処理とホールド処理の説明に用いる図である。

【図 1 4】

M P E G 2 画像圧縮情報（ビットストリーム）を入力とし、M P E G 4 画像圧縮情報（ビットストリーム）を出力する画像情報変換装置（トランスコーダ）の従来の構成例を示すブロック回路図である。

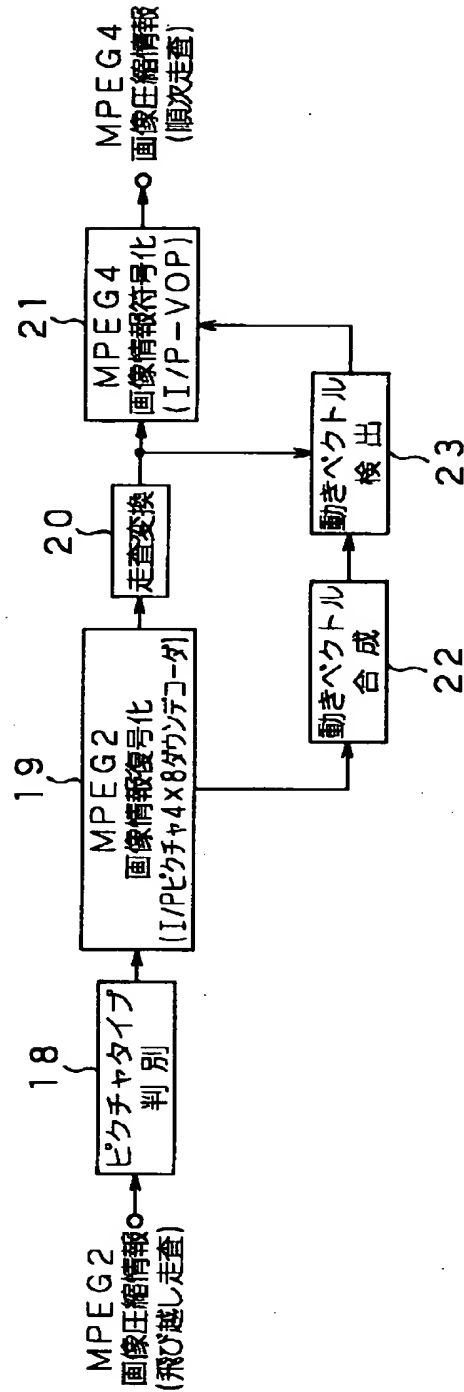
【符号の説明】

18 ピクチャタイプ判別部、 19 M P E G 2 画像情報復号化部（I / P
ピクチャ4×4 ダウンデコーダ）、 20 走査変換部、 21 M P E G 4 画
像情報符号化部（I / P - V O P）、 22 動きベクトル合成部、 23 動
きベクトル検出部

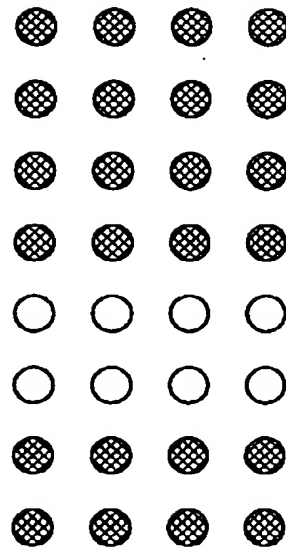
【書類名】

図面

【図 1】



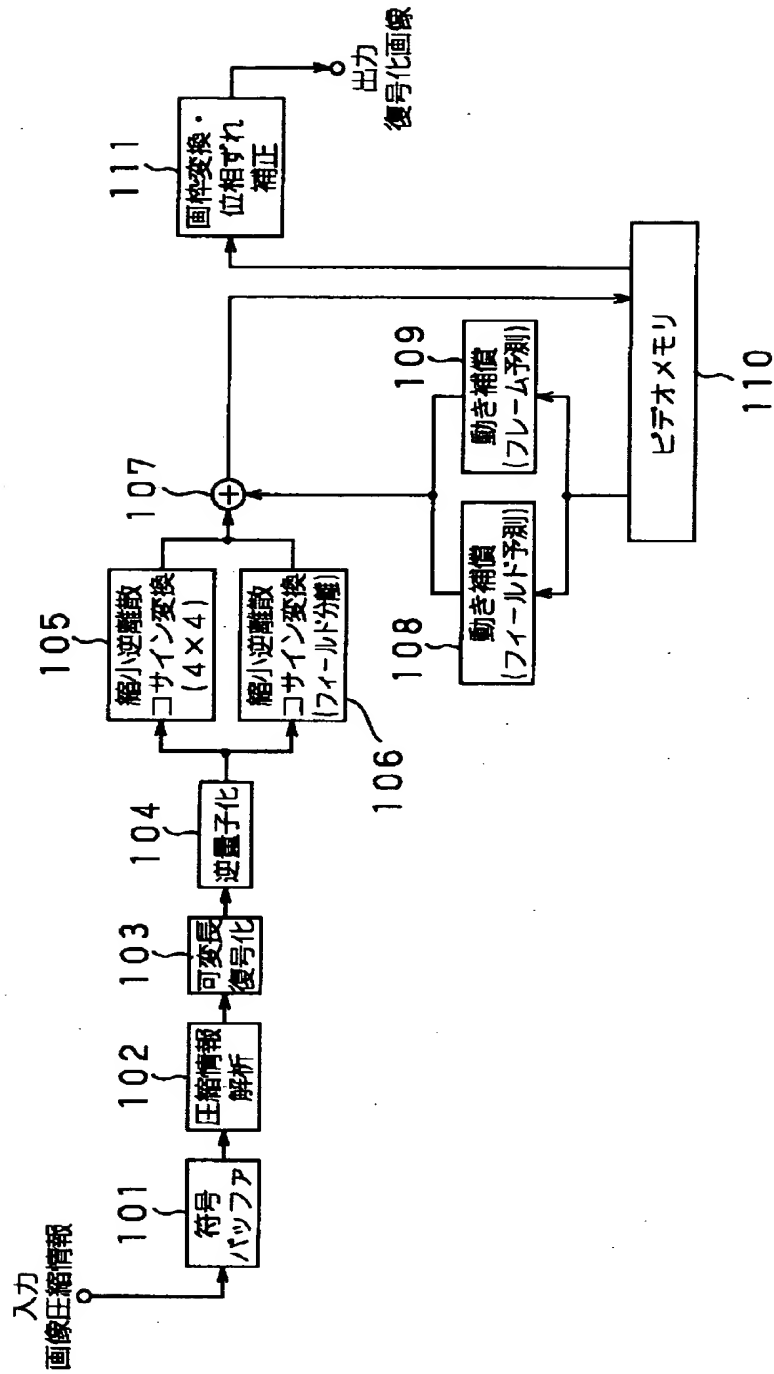
【図 2】



● ビデオメモリ内の画素値

○ 0と置き換える画素値

【図 4】



【図 5】

(A)

0	1	5	6	14	15	27	28
2	4	7	13	16	26	29	42
3	8	12	17	25	30	41	43
9	11	18	24	31	40	44	53
10	19	23	32	39	45	52	54
20	22	33	38	46	51	55	60
21	34	37	47	50	56	59	61
35	36	48	49	57	58	62	63

(B)

0	1	5	6	14	15	27	28
2	4	7	13	16	26	29	42
3	8	12	17	25	30	41	43
9	11	18	24	31	40	44	53
10	19	23	32	39	45	52	54
20	22	33	38	46	51	55	60
21	34	37	47	50	56	59	61
35	36	48	49	57	58	62	63

【図 6】

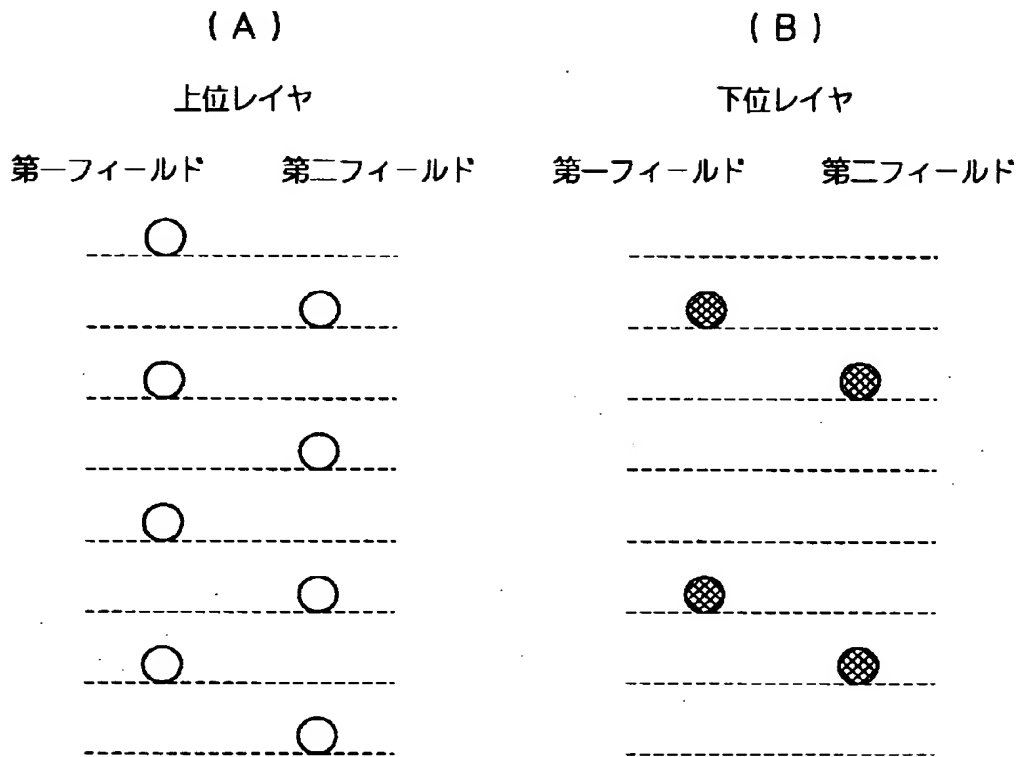
(A)

0	4	6	20	22	36	38	52
1	5	7	21	23	37	39	53
2	8	19	24	34	40	50	54
3	9	18	25	35	41	51	55
10	17	26	30	42	46	56	60
11	16	27	31	43	47	57	61
12	15	28	32	44	48	58	62
13	14	29	33	45	49	59	63

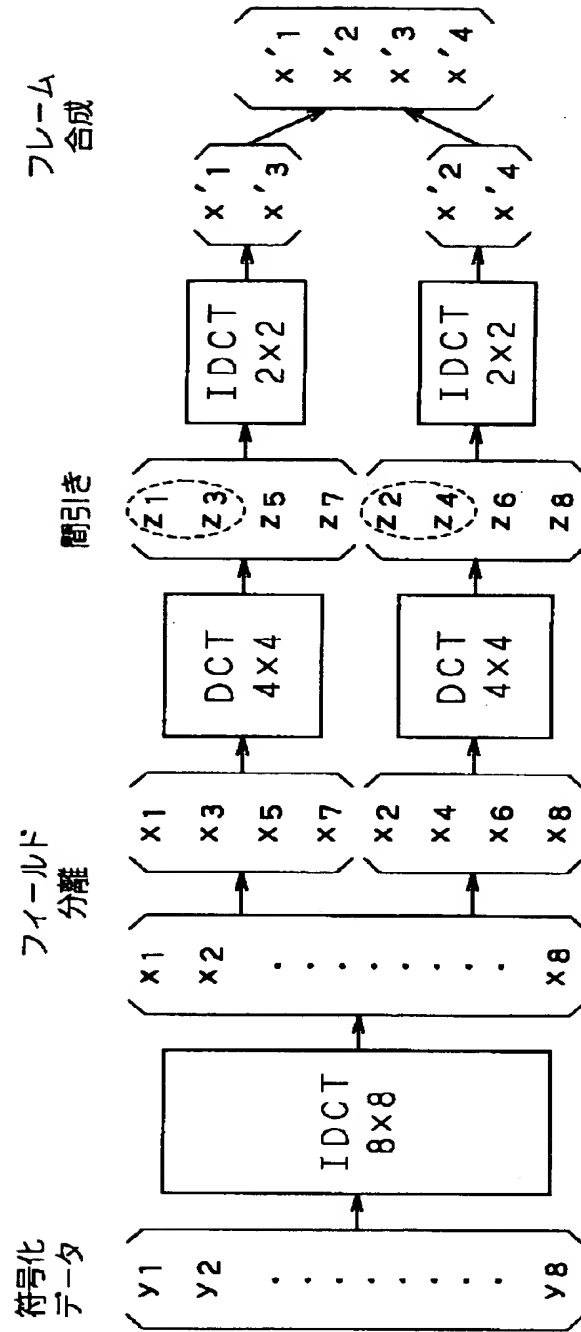
(B)

0	4	6	20	22	36	38	52
1	5	7	21	23	37	39	53
2	8	19	24	34	40	50	54
3	9	18	25	35	41	51	55
10	17	26	30	42	46	56	60
11	16	27	31	43	47	57	61
12	15	28	32	44	48	58	62
13	14	29	33	45	49	59	63

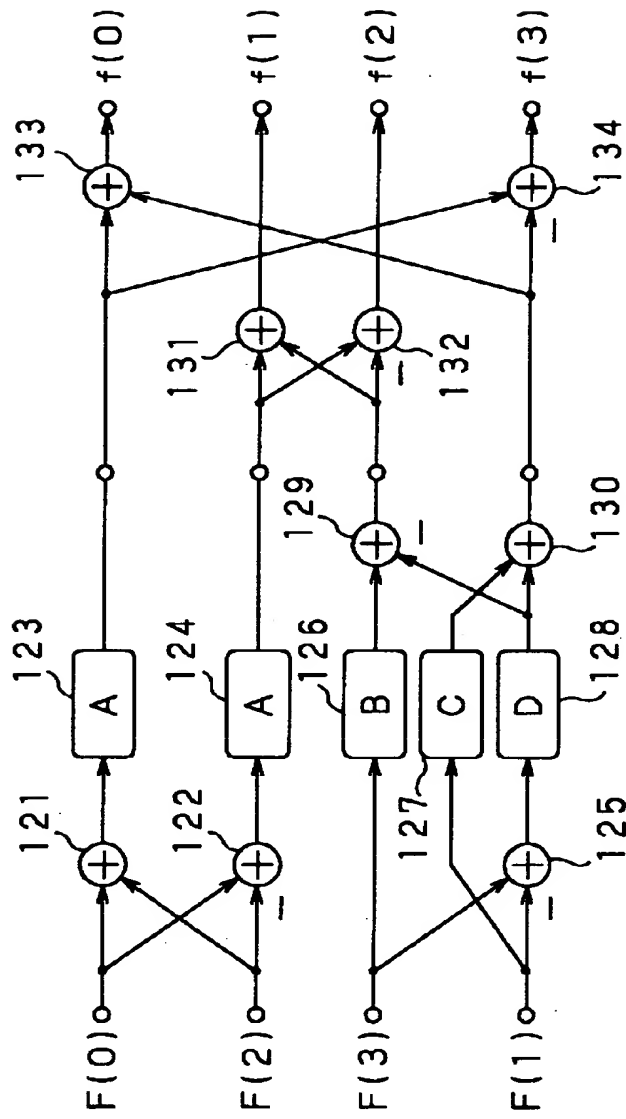
【図 7】



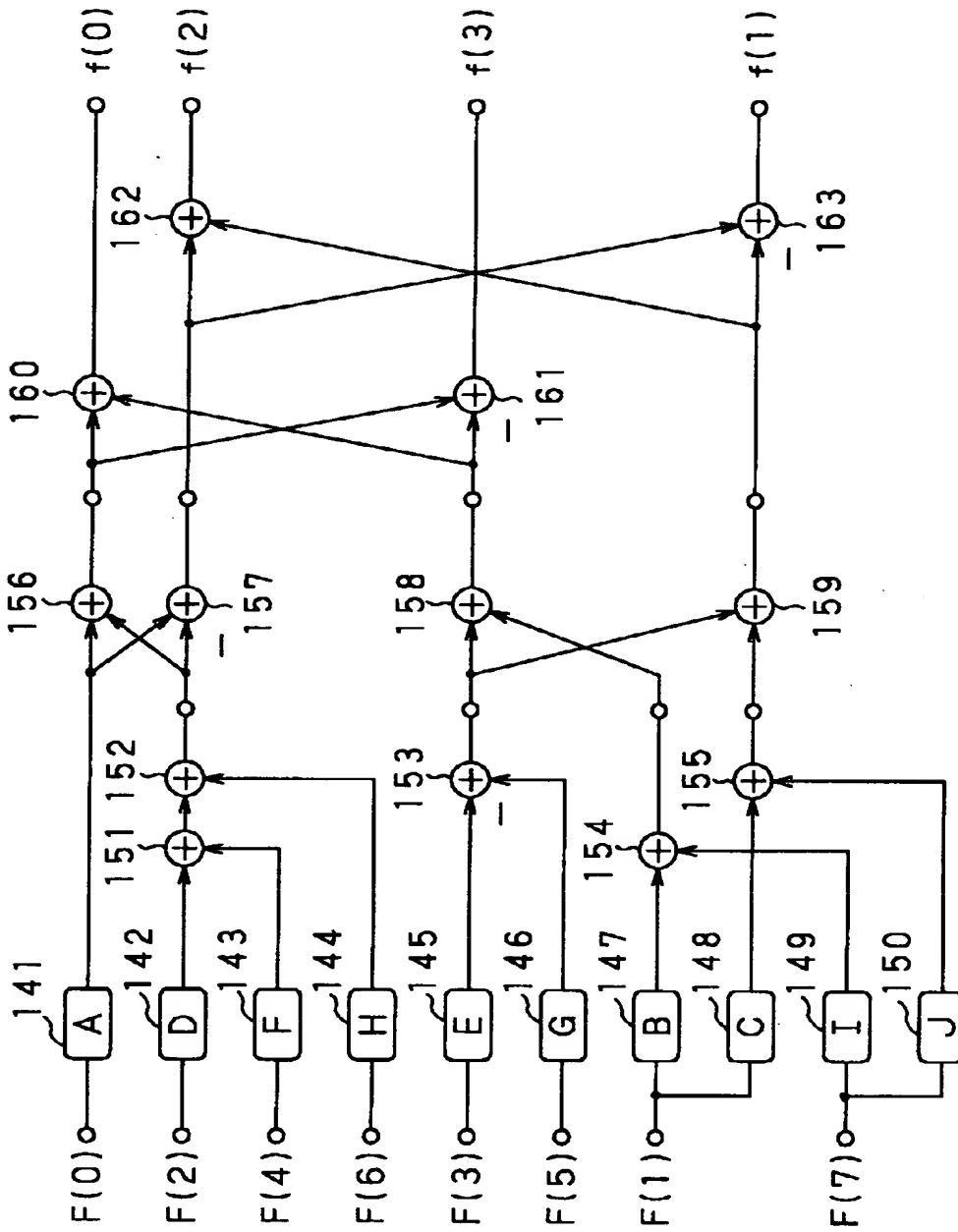
【図 8】



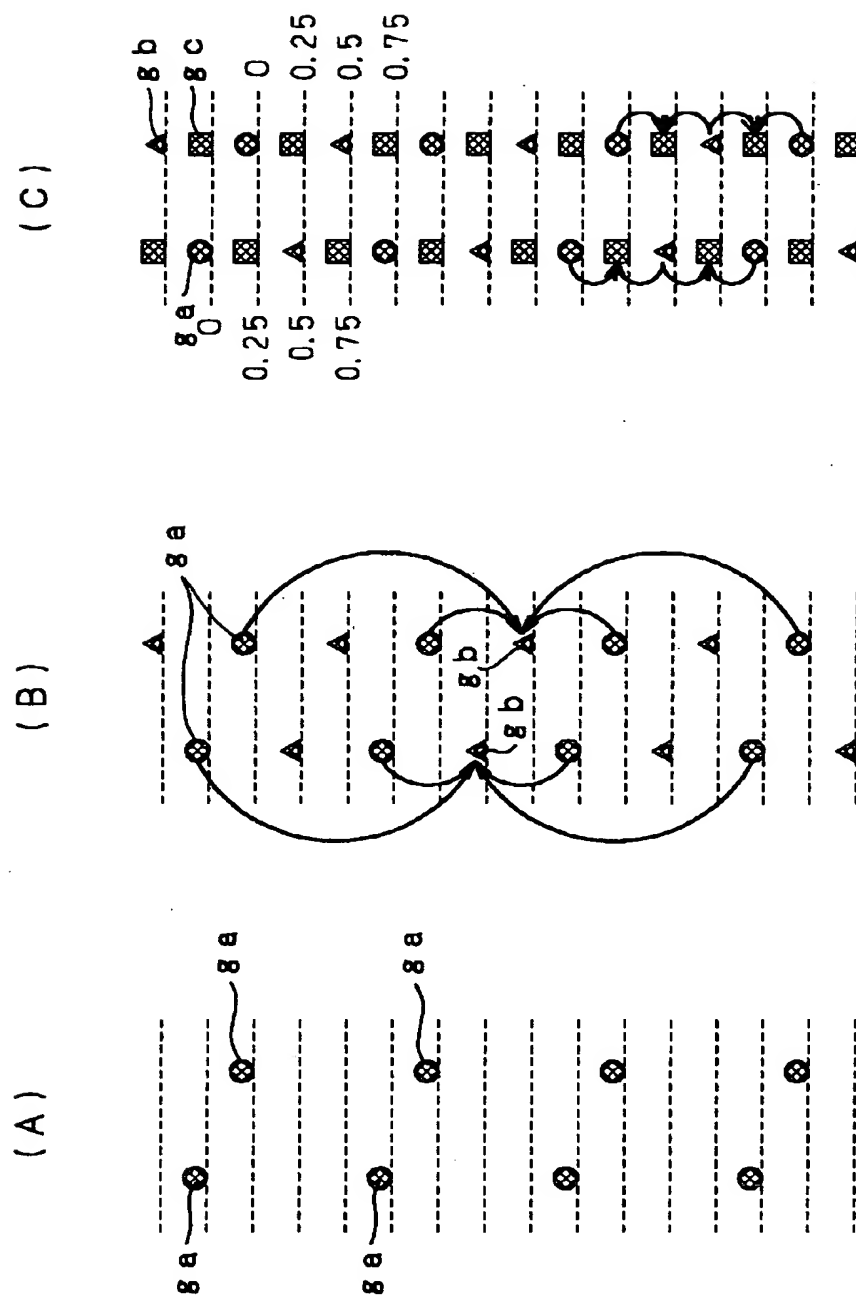
【図9】



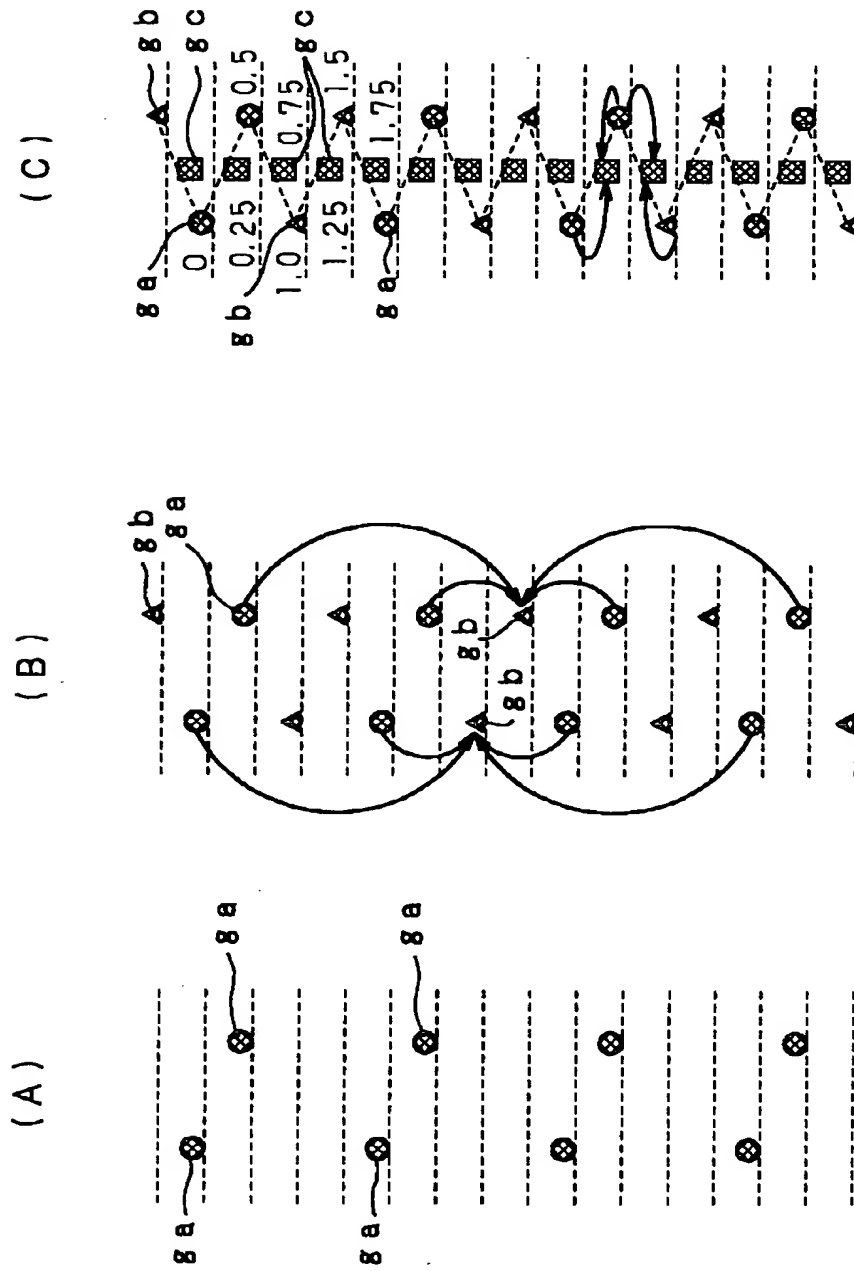
【図10】



【図 11】

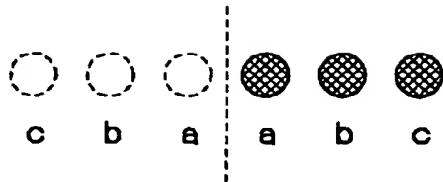


【図 12】

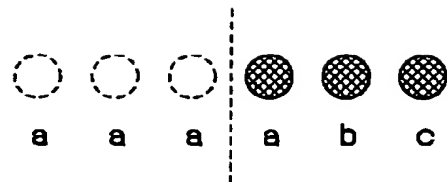


【図 1 3】

(A)



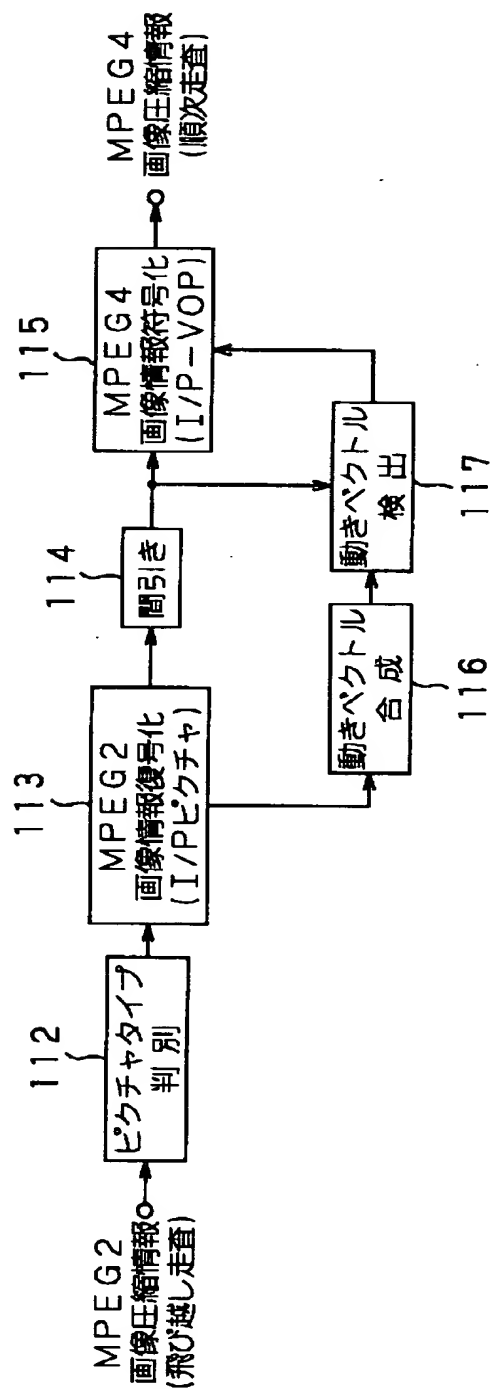
(B)



● ビデオメモリ内の画素

○ 補間に必要となる画枠外の仮想的な画素

【図 14】



【書類名】 要約書

【要約】

【課題】 飛び越し走査のMPEG2画像圧縮情報を、順次走査のMPEG4画像圧縮情報に変換することを、安価で且つリアルタイムに実現可能とする。

【解決手段】 垂直方向及び水平方向ともに低域の4次係数情報のみを用いた復号処理を行うMPEG2画像情報復号化部19と、飛び越し走査から順次走査への変換を行う走査変換部20と、走査変換後の信号からMPEG4画像圧縮情報を生成するMPEG4画像情報符号化部21とを有し、それら各部を直列接続する。また、飛び越し走査のMPEG2画像圧縮情報における各フレームデータのピクチャタイプを判別し、その判別結果の基づいて、I/Pピクチャに関するフレームデータのみ出力し、Bピクチャに関するフレームデータを破棄することによってフレームレートの変換を行うピクチャタイプ判別部18をMPEG画像情報復号化部19の前段に設ける。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日
[変更理由] 新規登録
住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社